

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

APPLICANTS : Young-Churl Bang et al.  
SERIAL NO. : Not Yet Assigned  
FILED : March 22, 2004  
FOR : METHOD OF GROWING SELECTIVE AREA BY METAL  
ORGANIC CHEMICAL VAPOR DEPOSITION

**PETITION FOR GRANT OF PRIORITY UNDER 35 USC 119**

MAIL STOP PATENT APPLICATION  
COMMISSIONER FOR PATENTS  
P.O. BOX 1450  
ALEXANDRIA, VA. 22313-1450

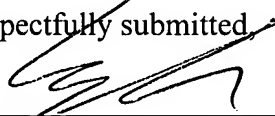
Dear Sir:

Applicant hereby petitions for grant of priority of the present Application on the basis of the following prior filed foreign Application:

<u>COUNTRY</u>	<u>SERIAL NO.</u>	<u>FILING DATE</u>
Republic of Korea	2003-81038	November 17, 2003

To perfect Applicant's claim to priority, a certified copy of the above listed prior filed Application is enclosed. Acknowledgment of Applicant's perfection of claim to priority is accordingly requested.

Respectfully submitted,

  
Steve S. Cha  
Attorney for Applicant  
Registration No. 44,069

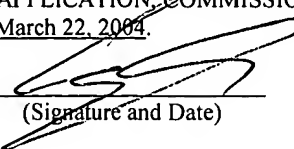
CHA & REITER  
210 Route 4 East, #103  
Paramus, NJ 07652  
(201) 226-9245

Date: March 22, 2004

**Certificate of Mailing Under 37 CFR 1.8**

I hereby certify that this correspondence is being deposited with the United States Postal Service as first class mail in an envelope addressed to MAIL STOP PATENT APPLICATION, COMMISSIONER FOR PATENTS, P. O. BOX 1450, ALEXANDRIA, VA. 22313-1450 on March 22, 2004.

Steve S. Cha, Reg. No. 44,069  
Name of Registered Rep.)

  
(Signature and Date)



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원 번호 : 10-2003-0081038  
Application Number

출원 년 월 일 : 2003년 11월 17일  
Date of Application NOV 17, 2003

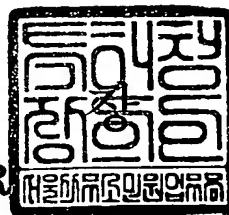
출원인 : 삼성전자주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 12 월 09 일

특 허 청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0003
【제출일자】	2003.11.17
【국제특허분류】	G02B
【발명의 명칭】	유기금속화학기상증착법에 의한 선택영역 성장방법
【발명의 영문명칭】	METHOD FOR FORMING THIN FILM BY SELECTIVE AREA MOCVD GROWTH
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이건주
【대리인코드】	9-1998-000339-8
【포괄위임등록번호】	2003-001449-1
【발명자】	
【성명의 국문표기】	방영철
【성명의 영문표기】	BANG, Young Chur I
【주민등록번호】	720621-1094810
【우편번호】	442-373
【주소】	경기도 수원시 팔달구 매탄3동 1249-3 202호
【국적】	KR
【발명자】	
【성명의 국문표기】	이은화
【성명의 영문표기】	LEE, Eun Hwa
【주민등록번호】	671021-2074210
【우편번호】	442-746
【주소】	경기도 수원시 팔달구 영통동 황골마을한국아파트 211동 908호
【국적】	KR
【발명자】	
【성명의 국문표기】	김현수
【성명의 영문표기】	KIM, Hyeon Soo

【주민등록번호】	700925-1231712
【우편번호】	440-705
【주소】	경기도 수원시 장안구 율전동 419 삼성아파트 207동 1104호
【국적】	KR
【발명자】	
【성명의 국문표기】	이중기
【성명의 영문표기】	LEE, Jung Kee
【주민등록번호】	620205-1408519
【우편번호】	441-704
【주소】	경기도 수원시 권선구 금곡동 LG빌리지 309동 1302호
【국적】	KR
【발명자】	
【성명의 국문표기】	김준연
【성명의 영문표기】	KIM, Jun Youn
【주민등록번호】	731121-1057147
【우편번호】	441-863
【주소】	경기도 수원시 권선구 세류3동 97-69
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 이건주 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	0 면 0 원
【우선권주장료】	0 건 0 원
【심사청구료】	10 항 429,000 원
【합계】	458,000 원

**【요약서】****【요약】**

본 발명은 유기금속화학기상증착법에 의한 선택영역 성장방법에 관한 것이다.

본 발명은 (001) 결정면을 갖는 반도체 기판 위에 예정된 상기 선택영역의 폭보다 넓은 폭의 제1 윈도우를 갖는 제1 마스크 패턴과, 상기 제1 윈도우 가장자리에서의 상기 III족 반도체 원료가스의 표면이동을 차단하는 차단영역을 형성하기 위한 제2 윈도우를 갖도록 상기 제1 마스크 패턴과 이격 배치되며 예정된 상기 선택영역의 폭과 동일한 폭의 제3 윈도우를 갖는 제2 마스크 패턴을 형성하는 과정과; 상기 제2 윈도우 및 제3 윈도우에 의해 노출된 상기 반도체 기판 위에 유기금속화학기상증착법에 의한 반도체 성장층을 성장하는 과정을 포함하여 이루어짐을 특징으로 한다.

**【대표도】**

도 3

**【색인어】**

선택영역 성장, 유기금속화학기상증착법, 표면 이동

**【명세서】****【발명의 명칭】**

유기금속화학기상증착법에 의한 선택영역 성장방법{METHOD FOR FORMING THIN FILM BY SELECTIVE AREA MOCVD GROWTH}

**【도면의 간단한 설명】**

도 1a 내지 도 1c는 종래 MOCVD를 이용한 선택영역 성장방법을 설명하기 위한 도면,

도 2a 및 도 2b는 본 발명의 일 실시예에 따른 MOCVD를 이용한 선택영역 성장방법을 설명하기 위한 도면,

도 3은 본 발명에 의한 선택영역 성장 메커니즘을 설명하기 위한 개념도,

도 4a 내지 도 4c는 본 발명의 다른 실시예에 따른 MOCVD를 이용한 선택영역 성장방법을 설명하기 위한 도면,

도 5는 본 발명에 따른 SAG의 특성을 종래기술에 의한 SAG의 특성과 비교하여 나타낸 도면.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<6> 본 발명은 유기금속화학기상증착법(metal organic chemical vapor deposition: 이하 MOCVD라 칭함)에 의한 선택영역 성장방법에 관한 것이다.

- <7> III-V족 화합물 반도체로 구성된 반도체 광소자의 모노리식 집적화는 광소자류 제조를 위한 광응용 기술의 고성능화를 위한 기반 기술로 되어가고 있다. 이러한 집적화 기술은 단순히 소자의 소형화나 집적화에 국한되지 않고 종래의 광소자로는 실현 불가능했던 다기능, 고성능의 소자제작이 가능하게 된다. 주로 광소자와 전자 소자를 집적화한 OEIC(opto-electronic integrated circuit), 레이저 다이오드와 변조기를 집적화한 EML 광증폭기, 광모드 변환기 등에 이러한 집적화 기술이 필수적이며 MOCVD를 이용한 선택영역 성장이 집적화 기술에 주로 이용되고 있다.
- <8> 특히 초고속 광전송 네트워크에 사용되는 광부품으로서 저가의 광부품 제작을 위해서는 렌즈 없이도 반도체 레이저 다이오드에서 출사되는 빛이 최대한 퍼지지 않도록 하여 높은 광결합 효율을 갖도록 소자를 설계해야 한다. 이를 위해 선택영역 박막성장을 통해 레이저가 출시되는 이득영역과 레이저가 퍼지지 않으면서 진행할 수 있도록 하는 도파로(waveguide) 부분을 동시에 제작하여 레이저 다이오드와 광파이버 사이의 광손실을 최대한 줄이면서 광결합 효율을 높이는 SSC-LD(spot-size converter integrated LD)를 제작하고 있다.
- <9> 도 1a 내지 도 1c는 종래 MOCVD를 이용한 선택영역 성장방법을 설명하기 위한 도면으로, SSC-LD 제작과정 중 일부를 도시한 것이다.
- <10> 먼저, 도 1a는 InP 기판(1) 위에 SiO<sub>2</sub> 마스크 패턴(2)을 형성한 상태를 나타내는 평면도이다. 상기 SiO<sub>2</sub> 마스크 패턴(2) 사이의 윈도우 영역(3)의 폭(W)은 선택

영역 성장될 반도체층의 폭과 동일하다. 도 1b는 도 1a의 A-A'선에 따른 단면도로서, MOCVD를 이용한 선택영역 성장방법에 의해 상기 윈도우 영역(3)에 반도체층(4)을 형성한 상태를 나타낸 것이다. 도 1c는 선택영역성장 메커니즘을 설명하기 위한 개념도로서, MOCVD를 이용한 선택영역 성장은 다음과 같은 메커니즘에 의해 이루어진다. 도 1c를 참조하면, III족 원료가스의 수직 확산(vertical diffusion), 측면확산(lateral diffusion), 표면이동(surface migration)에 의한 기체흐름에 의해 III족과 V족 원료가스가 InP 기판(1) 위에서 반응하게 된다. 이 중에서 표면이동은 SiO<sub>2</sub> 마스크 패턴(2) 표면에서 증착이 되지 않은 활성화된 III족 원료가스가 옆쪽의 윈도우로 이동하여 성장되는 메커니즘이다.

<11> 그러나, 이러한 현상은 윈도우 영역과 마스크 사이의 경계인 마스크 가장자리 부근에서 두드러져 성장층의 가장자리 두께가 상대적으로 두꺼워지는 에지 스파이크(도 1b의 5)가 생기고, 조성도 변하게 된다. 결국, 표면이동 현상은 윈도우 전반에 걸쳐 영향을 주게 되어 성장된 박막의 두께나 조성의 균일성 확보가 어렵게 된다.

<12> 또한 큰 전도대(conduction band) 오프셋(offset)을 갖는 AlGaInAs 계 레이저 다이오드의 경우 고온에서의 동작특성은 우수하나 광결합을 높이기 위해 SSC-LD를 집적화하는 데는 문제점을 안고 있다. 이는 SSC-LD가 주로 매립 헤테로(BH) 구조에서 제작이 용이한 반면, 활성층이 AlGaInAs 인 경우에는 Al의 산화로 인해 BH 제작에 어려움이 따른다.

#### 【발명이 이루고자 하는 기술적 과제】

<13> 따라서, 본 발명은 상기와 같은 종래기술의 문제점을 해결하기 위해 안출된 것으로, 본 발명의 목적은 선택영역 성장용 마스크의 가장자리에서 발생하는 원료가스의 표면이동 현상이 윈도우 영역에 작용하는 것을 방지하여 평탄한 표면, 균일한 조성의 박막을 성장시킬 수 있는 유기금속화학기상증착법에 의한 선택영역 성장방법을 제공함에 있다.



- <14> 또한 본 발명은 활성층이 AlGaInAs 계인 SSC-LD 제작에 적합한 유기금속화학기상증착법에 의한 선택영역 성장방법을 제공함에 있다.
- <15> 상기 목적을 달성하기 위하여 본 발명의 일 실시예에 따른 유기금속화학기상증착법에 의한 선택영역 성장방법은 (001) 결정면을 갖는 반도체 기판 위에 예정된 상기 선택영역의 폭보다 넓은 폭의 제1 윈도우를 갖는 제1 마스크 패턴과, 상기 제1 윈도우 가장자리에서의 상기 III족 반도체 원료가스의 표면이동을 차단하는 차단영역을 형성하기 위한 제2 윈도우를 갖도록 상기 제1 마스크 패턴과 이격 배치되며 예정된 상기 선택영역의 폭과 동일한 폭의 제3 윈도우를 갖는 제2 마스크 패턴을 형성하는 과정과; 상기 제2 윈도우 및 제3 윈도우에 의해 노출된 상기 반도체 기판 위에 유기금속화학기상증착법에 의한 반도체 성장층을 성장하는 과정을 포함하여 이루어짐을 특징으로 한다.
- <16> 상기 제1 및 제2 마스크 패턴과, 상기 제1 내지 제3 윈도우는 상기 반도체 기판의 (110) 결정면에 평행하게 형성되며, 상기 제2 마스크 패턴은 적어도 한 쌍의 차단영역을 형성하기 위한 적어도 한 쌍의 제2 윈도우를 구비하도록 형성되며, 상기 제2 윈도우의 개수 또는 폭을 조절하여 상기 선택영역에 성장되는 반도체 성장층의 두께를 조절할 수 있다.
- <17> 또한, 상기 목적을 달성하기 위하여 본 발명의 다른 실시예에 따른 유기금속화학기상증착법에 의한 선택영역 성장방법은 (001) 결정면을 갖는 반도체 기판 위에 예정된 상기 선택영역의 폭보다 넓은 폭의 제1 윈도우를 갖는 제1 마스크 패턴과, 상기 제1 윈도우 가장자리에서의 상기 III족 반도체 원료가스의 표면이동을 차단하는 차단영역을 형성하기 위한 적어도 하나의 제2 윈도우를 갖도록 상기 제1 마스크 패턴과 이격 배치되며 예정된 상기 선택영역의 폭과 동일한 폭의 제3 윈도우를 갖는 제2 마스크 패턴을 형성하는 과정과; 상기 제2 윈도우에 의해 노출된 상기 반도체 기판을 식각하여 적어도 하나의 트렌치를 형성하는 과정과; 상기 윈도우

또는 트렌치에 의해 노출된 상기 반도체 기판 위에 유기금속화학기상증착법에 의한 반도체 성장층을 성장하는 과정을 포함하여 이루어짐을 특징으로 한다.

### 【발명의 구성 및 작용】

- <18> 이하, 본 발명에 따른 바람직한 실시 예를 첨부한 도면을 참조하여 상세히 설명한다. 도면에서 동일한 구성요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 참조번호 및 부호로 나타내고 있음에 유의해야 한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다.
- <19> 도 2a 및 도 2b는 본 발명의 일 실시예에 따른 MOCVD를 이용한 선택영역 성장방법을 설명하기 위한 도면이다.
- <20> 먼저, 도 2a는 (001) 결정면을 갖는 InP 기판(10) 위에 SiO<sub>2</sub> 마스크 패턴(20)을 형성한 상태를 나타내는 평면도이다. 상기 SiO<sub>2</sub> 마스크 패턴(20)은 제1 마스크 패턴(21)과, 상기 제1 마스크 패턴 사이에 형성된 각각 한 쌍의 제2 마스크 패턴(22) 및 제3 마스크 패턴(23)을 구비한다. 상기 제2 마스크 패턴(22) 사이에 형성된 윈도우 영역(31)의 폭(W)은 선택영역 성장될 반도체층의 폭과 동일하다. 상기 제2 마스크 패턴(22)과 제3 마스크 패턴(23) 사이에 하나의 윈도우(32)가 형성되며, 상기 제3 마스크 패턴(23)과 제1 마스크 패턴(21) 사이에 또 다른 윈도우(33)가 형성된다. 상기 중앙의 윈도우 영역(31)은 이후 공정에 의해 선택영역 성장법에 의한 성장층이 형성될 영역이며, 나머지 윈도우 영역(32, 33)은 반도체 성장층 성장을 위한 원료

가스의 표면이동을 차단하기 위한 차단층이 형성될 영역(migration blocking area)으로 이후 본 발명의 설명에서는 편의상 MBA라 약칭한다.

<21> 도 2b는 도 2a의 A-A'선에 따른 단면도로서, MOCVD를 이용한 선택영역 성장방법에 의해 상기 윈도우 영역에 반도체 성장층(40)을 형성한 상태를 나타낸 것이다. 도면에서, 제2 마스크 패턴(22)과 제3 마스크 패턴(23) 사이의 MBA 및 상기 제3 마스크 패턴(23)과 제1 마스크 패턴(21) 사이의 MBA에 각각 성장층(51, 52)이 형성된다. 상기 성장층(51, 52)은 III족 원료가스(60)가 표면이동 되는 것을 차단하는(도면에서 화살표로 표시) 차단층 역할을 하게 된다.

<22> 도 3은 본 발명에 의한 선택영역 성장 메커니즘을 설명하기 위한 개념도이다. 도면에서, III족 원료가스의 수직확산(vertical diffusion: V), 측면확산(lateral diffusion: L), 표면이동(surface migration: S)에 의한 기체흐름에 의해 III족과 V족 원료가스가 InP 기판(10) 위에서 반응하게 된다. 이 중에서 표면이동은 SiO<sub>2</sub> 마스크 패턴(21) 표면에서 증착이 되지 않은 활성화된 III족 원료가스가 이동하게 된다. 그러나, 이러한 원료가스(60)는 중앙의 윈도우 영역에 도달하기 전에 MBA에서 대부분 잡혀서 증착되거나, 성장된 차단층(51)에 의해 중앙의 윈도우 영역으로 넘어가지 못하게 된다. 결국, 중앙의 윈도우 영역에서의 선택영역 성장은 대부분 확산(diffusion)에 의해 결정됨을 알 수 있다.

<23> 한편, 도 2에서 상기 마스크 패턴은 상기 반도체 기판의 (110) 결정면에 평행하게 형성되며, 마스크 패턴의 크기, MBA의 개수, 폭 등을 조절하여 상기 선택영역에 성장되는 화합물 반도체 성장층의 특성을 조절할 수 있다. 하기 표 1.을 통해 이들 변수와 성장층의 특성에 대해 구체적으로 살펴보자.

<24> 표 1.

<25>

시료번호 (AlGaInAs bulk SAG)	1	2	3	4	5	6
마스크 크기( $\mu\text{m}$ )	50	100	60	70	95	80
MBA 개수	0	0	1	2	2	3
PL 파장(nm)	1263	1300	1235	1219	1216	1205
intensity(mV)	22.8	14.9	20.9	23.4	24.1	20.8
FWHM(meV)	70.8	77.7	67.5	68.3	68.5	69.5

<26> 표 1.에서 시료 1, 2는 MBA를 형성하지 않은 경우로 종래기술에 의한 것이며, 시료 3, 4, 5, 6은 마스크의 크기 및 MBA의 개수를 달리한 경우 선택 성장층(SAG)의 특성을 비교한 것이다. 또한, 중앙의 윈도우의 폭은  $20\mu\text{m}$ , MBA 형성을 위한 마스크 패턴의 폭은  $5\mu\text{m}$ , MBA의 폭은 각각  $10\mu\text{m}$ 로 고정한 경우이다.

<27> 선택 성장층의 특성을 나타내는 값 중, 광세기(intensity)는 상대적인 값으로 클수록 특성이 좋은 것이며, FWHM(full width at half maximum)은 작을수록 특성이 좋은 것이다. 여기서, 한 가지 더 고려할 것이 성장층(SAG)의 TEF(thickness enhancement factor)이다. TEF는 선택 성장층으로 인해 일반적인 에피택시(epitaxy)부분보다 성장률(growth rate)이 커지는 현상으로써, 마스크의 크기가 클수록 TEF는 증가하며 TEF 값이 클수록 SSC-LD(spot-size converter integrated LD) 개발을 위해 좋다. 그러나 TEF가 커질 경우 PL 광세기(intensity)나 FWHM이 좋지 않아지는 현상이 있으므로 이를 고려하여 최적의 조건을 찾는다.

<28> 도 4a 내지 도 4c는 본 발명의 다른 실시예에 따른 MOCVD를 이용한 선택영역 성장방법을 설명하기 위한 도면이다.

<29> 먼저, 도 4a는 InP 기판(10) 위에  $\text{SiO}_2$  마스크 패턴(20)을 형성한 상태를 나타낸다. 상기  $\text{SiO}_2$  마스크 패턴(20)은 제1 마스크 패턴(21)과, 상기 제1 마스크 패턴 사이에 형성된 각각 한 쌍의 제2 마스크 패턴(22) 및 제3 마스크 패턴(23)을 구비한다. 상기 제2 마스크 패턴(22) 사이에 형성된 윈도우 영역(31)의 폭(W)은 선택영역 성장될 반도체층의 폭과 동일하다. 상기 제2

마스크 패턴(22)과 제3 마스크 패턴(23) 사이에 제1 MBA(32)가 형성되며, 상기 제3 마스크 패턴(23)과 제1 마스크 패턴(21) 사이에 제2 MBA(33)가 형성된다.

<30> 도 4b는 상기 제1 및 제2 MBA(32, 33) 하부의 상기 InP 기판(10)을 식각하여 트렌치(71, 72)를 형성한 상태를 나타낸다.

<31> 끝으로, 도 4c는 MOCVD를 이용한 선택영역 성장방법에 의해 상기 윈도우 영역에 반도체 성장층(40)을 형성한 상태를 나타낸 것이다. 도면에서, 제2 마스크 패턴(22)과 제3 마스크 패턴(23) 사이의 트렌치(71, 72)에 각각 성장층(81, 82)이 형성되며, 상기 성장층(81, 82)은 III 족 원료가스(60)가 표면이동 되면서 트렌치(71, 72)에 포획되어 형성된 것이다. 상기 트렌치의 개수, 폭 또는 깊이를 조절하여 상기 선택영역에 성장되는 반도체 성장층의 두께를 조절하며, 트렌치의 깊이는 선택영역 성장층 성장 후 마스크 부분과의 단차를 고려하여 평탄화가 이루어 지도록 조절한다.

<32> 도 5는 본 발명에 따른 SAG의 특성(51)을 나타낸 것으로, 종래기술에 의한 SAG의 특성(52)과 비교하여 나타낸 것이다. 도면에서, 본 발명에 의해 성장한 SAG(51)가 종래의 SAG(52)에 비해 광세기(intensity)가 높고, 또한 FWHM은 50.6meV로써 종래의 78.8meV에 비해 낮아 전체적으로 우수한 특성을 가짐을 알 수 있다.

<33> 한편 본 발명의 상세한 설명에서는 구체적인 실시 예에 관해 설명하였으나, 본 발명의 범위에서 벗어나지 않는 한도 내에서 여러 가지 변형이 가능함은 물론이다. 그러므로 본 발명의 범위는 설명된 실시 예에 국한되어 정해져서는 아니 되며 후술하는 특허청구의 범위뿐만 아니라 이 특허청구의 범위와 균등한 것들에 의해 정해져야 한다.

**【발명의 효과】**

- <34> 상술한 바와 같이 본 발명은 유기금속화학기상증착법에 의한 선택영역 성장시, 선택영역 성장용 마스크의 윈도우를 예정된 선택영역보다 크게 형성한 다음, 상기 윈도우 사이에 반도체 원료가스의 표면이동을 차단하는 차단영역(migration blocking area)을 형성함으로써 가장 자리에서 발생하는 원료가스의 표면이동 현상이 윈도우 영역에 작용하는 것을 방지하도록 한다. 따라서, 선택영역 성장된 성장층의 표면 평탄도를 높이고, 균일한 조성을 갖도록 한다.
- <35> 또한 본 발명은 활성층이 AlGaInAs 계인 SSC-LD 제작을 위한 선택영역 성장에 적용할 경우, 높은 광결합 효율을 갖는 SSC-LD 소자를 구현할 수 있다.

**【특허청구범위】****【청구항 1】**

선택영역에 유기금속화학기상증착법으로 반도체 성장층을 성장하는 방법에 있어서,

(001) 결정면을 갖는 반도체 기판 위에 예정된 상기 선택영역의 폭보다 넓은 폭의 제1 윈도우를 갖는 제1 마스크 패턴과, 상기 제1 윈도우 가장자리에서의 상기 III족 반도체 원료가스의 표면이동을 차단하는 차단영역을 형성하기 위한 제2 윈도우를 갖도록 상기 제1 마스크 패턴과 이격 배치되며 예정된 상기 선택영역의 폭과 동일한 폭의 제3 윈도우를 갖는 제2 마스크 패턴을 형성하는 과정과;

상기 제2 윈도우 및 제3 윈도우에 의해 노출된 상기 반도체 기판 위에 유기금속화학기상증착법에 의한 반도체 성장층을 성장하는 과정을 포함하여 이루어짐을 특징으로 하는 유기금속화학기상증착법에 의한 선택영역 성장방법.

**【청구항 2】**

제 1 항에 있어서, 상기 제1 및 제2 마스크 패턴과, 상기 제1 내지 제3 윈도우는 상기 반도체 기판의 (110) 결정면에 평행하게 형성됨을 특징으로 하는 유기금속화학기상증착법에 의한 선택영역 성장방법.

**【청구항 3】**

제 2 항에 있어서, 상기 제2 마스크 패턴은 적어도 한 쌍의 차단영역을 형성하기 위한 적어도 한 쌍의 제2 윈도우를 구비하도록 형성되며,

상기 제2 윈도우의 개수 또는 폭을 조절하여 상기 선택영역에 성장되는 반도체 성장층의 두께를 조절함을 특징으로 하는 유기금속화학기상증착법에 의한 선택영역 성장방법.

【청구항 4】

제 1 항에 있어서, 상기 선택영역에 성장되는 반도체 성장층은

SSC-LD(spot-size converter integrated laser diode)의 활성층임을 특징으로 하는 유기금속화학기상증착법에 의한 선택영역 성장방법.

【청구항 5】

제 1 항 또는 제 4 항에 있어서, 상기 선택영역에 성장되는 반도체 성장층은

AlGaInAs계임을 특징으로 하는 유기금속화학기상증착법에 의한 선택영역 성장방법.

【청구항 6】

제 1 항에 있어서, 상기 제2 윈도우에 의해 노출된 상기 반도체 기판을 식각하여 트렌치를 형성하는 과정을 더 포함하여 구성됨을 특징으로 하는 유기금속화학기상증착법에 의한 선택영역 성장방법.

【청구항 7】

선택영역에 유기금속화학기상증착법으로 반도체 성장층을 성장하는 방법에 있어서,



(001) 결정면을 갖는 반도체 기판 위에 예정된 상기 선택영역의 폭보다 넓은 폭의 제1 윈도우를 갖는 제1 마스크 패턴과, 상기 제1 윈도우 가장자리에서의 상기 III족 반도체 원료가스의 표면이동을 차단하는 차단영역을 형성하기 위한 적어도 하나의 제2 윈도우를 갖도록 상기 제1 마스크 패턴과 이격 배치되며 예정된 상기 선택영역의 폭과 동일한 폭의 제3 윈도우를 갖는 제2 마스크 패턴을 형성하는 과정과;

상기 제2 윈도우에 의해 노출된 상기 반도체 기판을 식각하여 적어도 하나의 트렌치를 형성하는 과정과;

상기 윈도우 또는 트렌치에 의해 노출된 상기 반도체 기판 위에 유기금속화학기상증착법에 의한 반도체 성장층을 성장하는 과정을 포함하여 이루어짐을 특징으로 하는 유기금속화학기상증착법에 의한 선택영역 성장방법.

#### 【청구항 8】

제 7 항에 있어서, 상기 제1 및 제2 마스크 패턴과, 상기 제1 내지 제3 윈도우는 상기 반도체 기판의 (110) 결정면에 평행하게 형성됨을 특징으로 하는 유기금속화학기상증착법에 의한 선택영역 성장방법.

#### 【청구항 9】

제 7 항에 있어서, 상기 트렌치의 개수, 폭 또는 깊이를 조절하여 상기 선택영역에 성장되는 반도체 성장층의 두께를 조절함을 특징으로 하는 유기금속화학기상증착법에 의한 선택영역

역 성장방법.

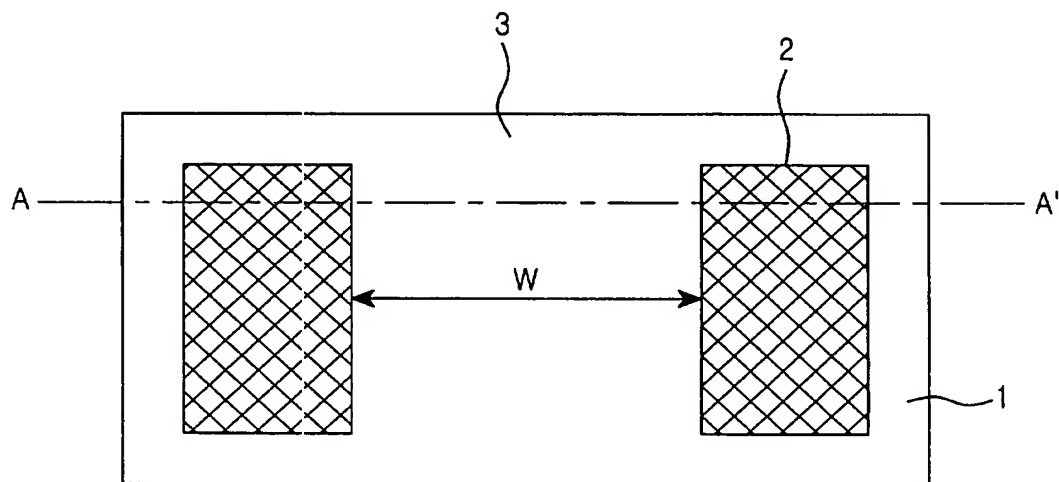
【청구항 10】

제 7 항에 있어서, 상기 트렌치는

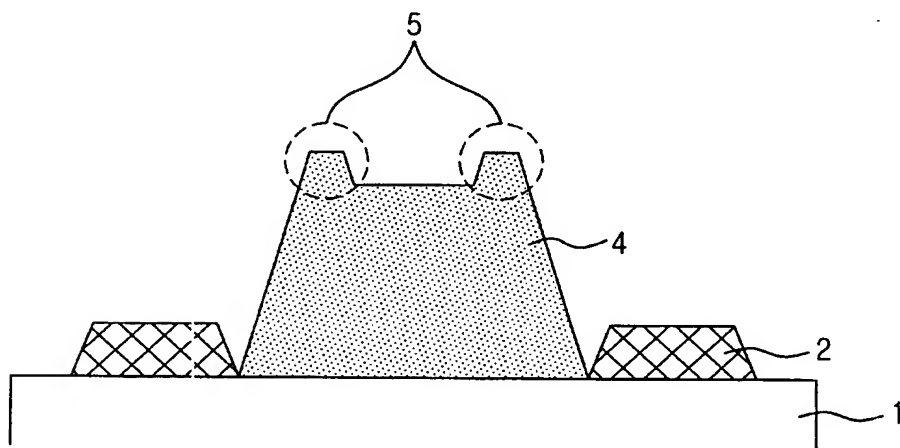
역메사 또는 사각형 구조로 형성됨을 특징으로 하는 유기금속화학기상증착법에 의한 선택영역 성장방법.

【도면】

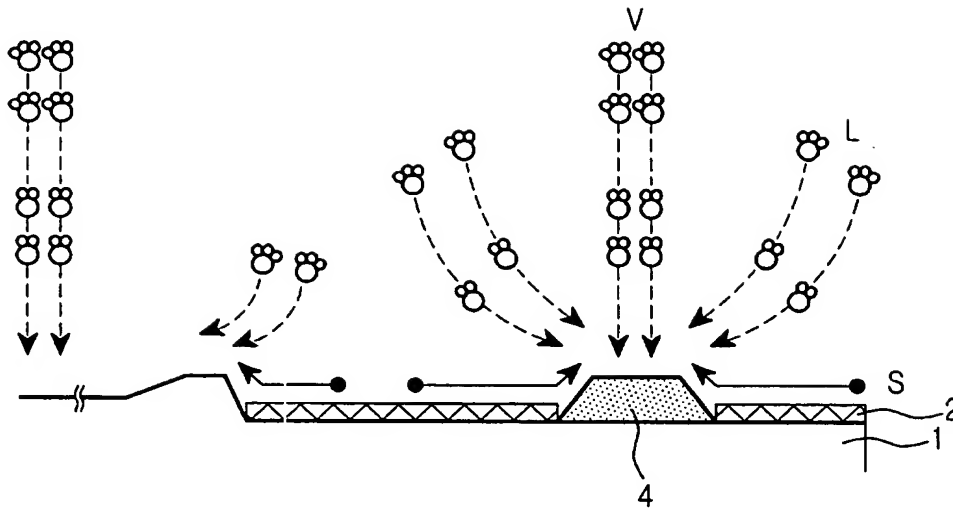
【도 1a】



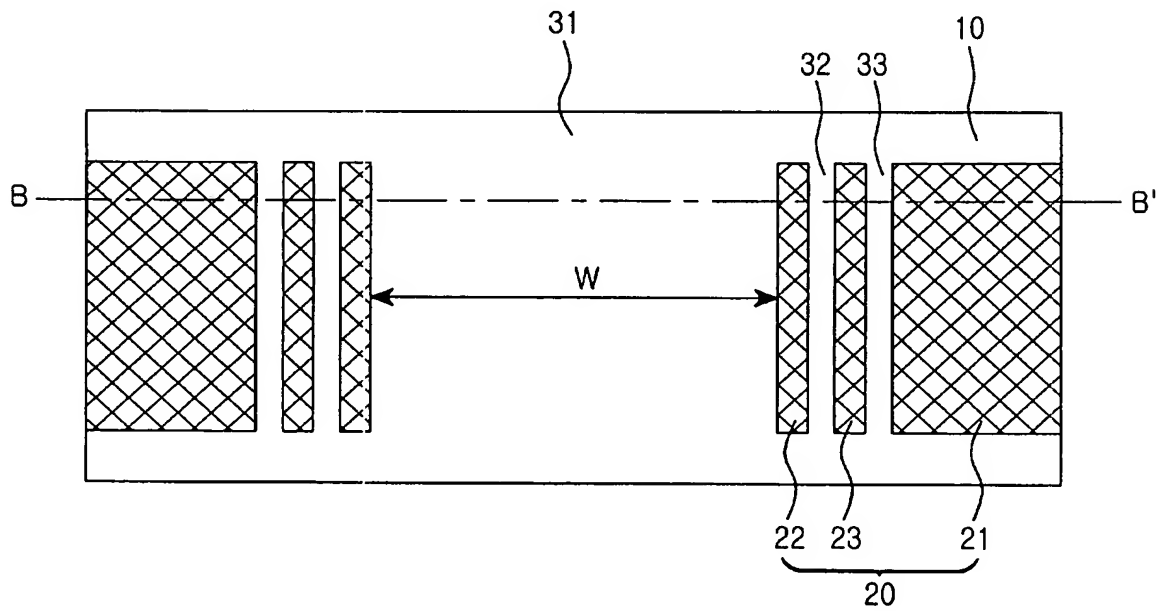
【도 1b】



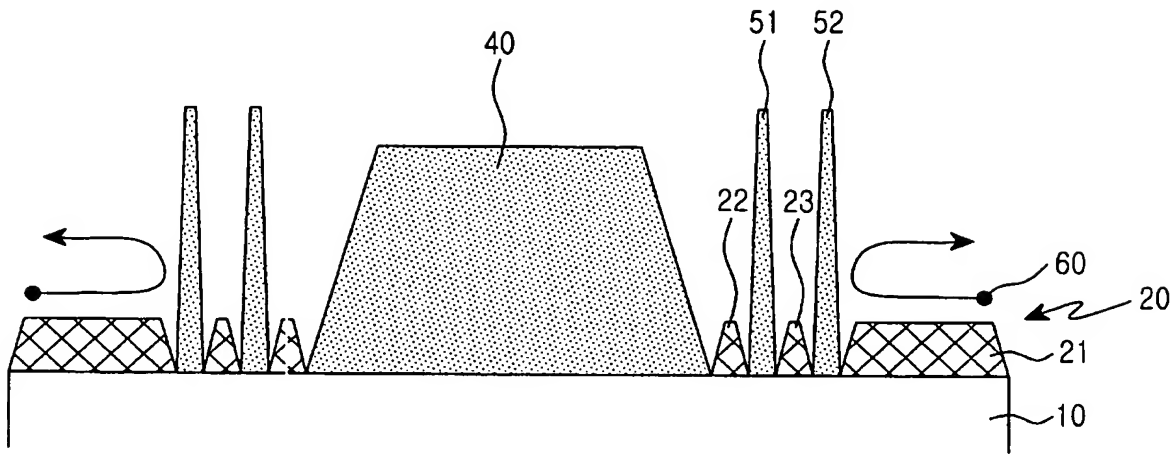
【도 1c】



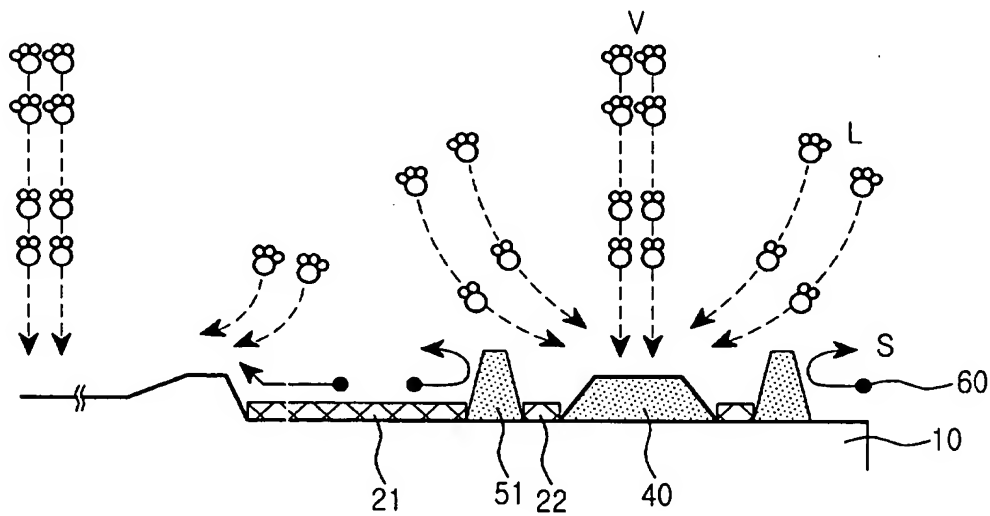
【도 2a】



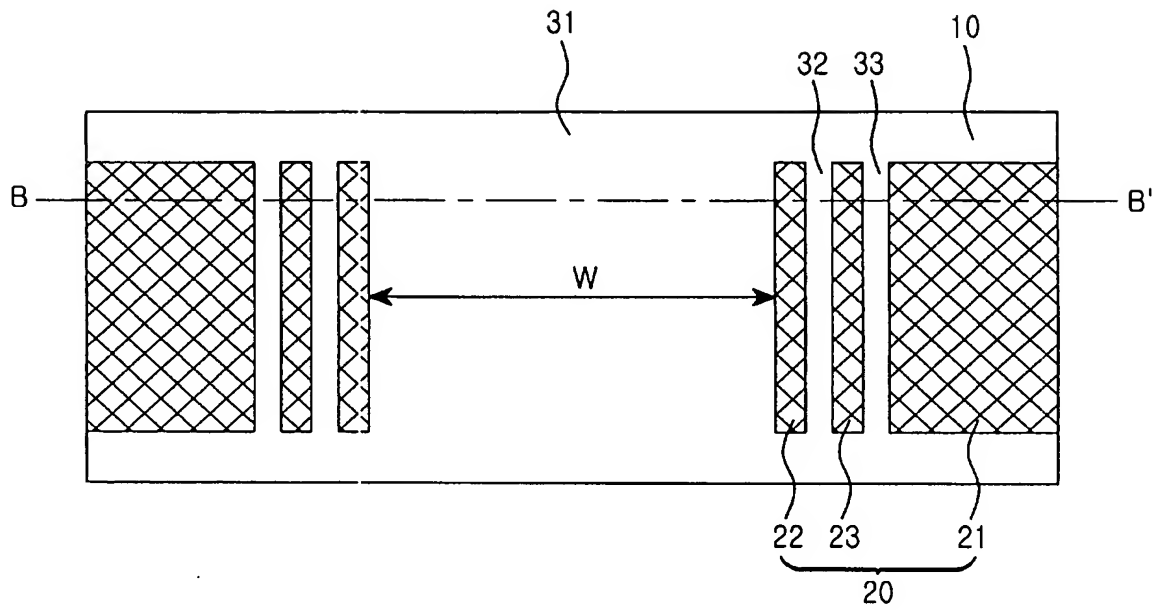
【도 2b】



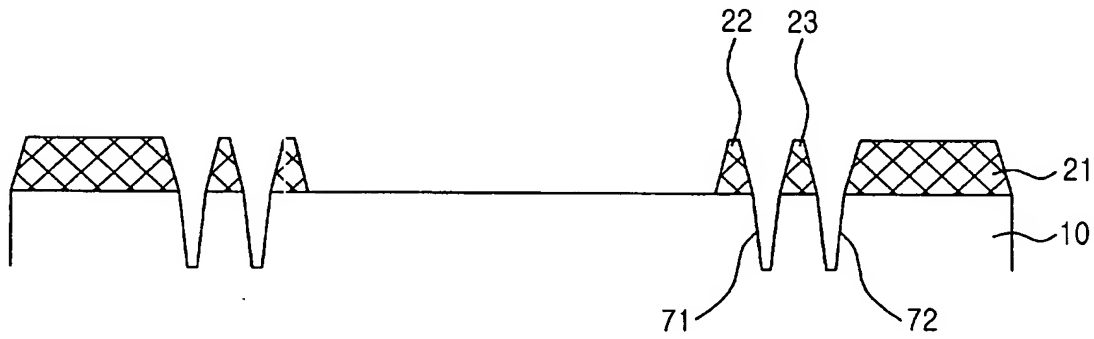
【도 3】



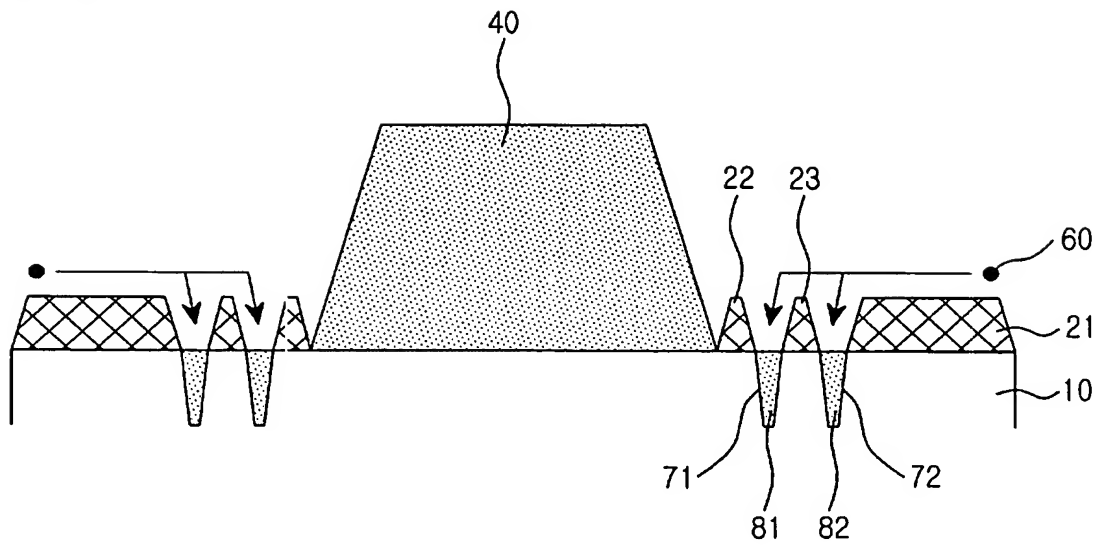
【도 4a】



【도 4b】



【도 4c】



【도 5】

